

AA

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-085976

(43)Date of publication of application : 18.03.1992

(51)Int.CI.

H01L 41/09

(21)Application number : 02-199299

(71)Applicant : FUJITSU LTD

(22)Date of filing : 30.07.1990

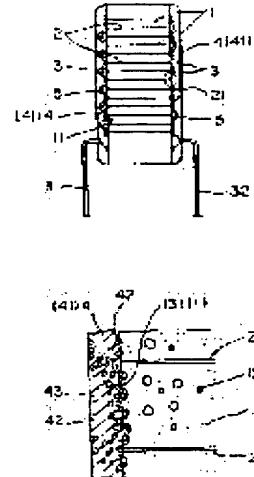
(72)Inventor : KIMURA TASUKE
OSHIME YUJI

(54) LAMINATED TYPE PIEZOELECTRIC ELEMENT

(57)Abstract:

PURPOSE: To prevent leakage due to insulation breakdown between laminated inner electrodes, to improve reliability in a high temperature and high humidity environment by forming an insulating layer in close contact with the surface of a laminated type piezoelectric element.

CONSTITUTION: In a laminated type piezoelectric element in which a plurality of piezoelectric ceramics 1 and inner electrodes 2 are alternately laminated, the electrodes 2 are alternately connected to one of anode 31 and cathode 32 of an outer electrode 3, and laminated in a series state, the surface 11 of the laminated element is so covered as to be brought into close contact with an insulating layer 4. The layer 4 is filled in pores 12 in close contact with an uneven surface 13 of the surface 11 generated by the pores 12 formed at the time of molding the ceramics 1. The layer 4 is formed of a ceramic particle layer 41 formed by mixing resin 43 to become binder with fine ceramic particles 42 having high insulating breakdown strength to be filled in the pores 12 to prevent adherence of moisture in the air to the pores 12 due to filling of the particles 42 in the pores 12 and to enhance insulation of the pores 12 by the insulation of the particle 42.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(45) 発行日 平成 8 年 (1996) 10 月 23 日

(24) 登録日 平成 8 年 (1996) 8 月 8 日

(51) Int. Cl. " HO1L 41/083

識別記号 庁内整理番号

F I
HO1L 41/08

S

請求項の数 2 (全 4 頁)

(21) 出願番号 特願平 2 - 199299
 (22) 出願日 平成 2 年 (1990) 7 月 30 日
 (65) 公開番号 特開平 4 - 85976
 (43) 公開日 平成 4 年 (1992) 3 月 18 日

(73) 特許権者 99999999
 富士通株式会社
 神奈川県川崎市中原区上小田中 4 丁目 1
 番 1 号
 (72) 発明者 木村 太助
 神奈川県川崎市中原区上小田中 1015
 番地 富士通株式会社内
 (72) 発明者 押目 雄二
 神奈川県川崎市中原区上小田中 1015
 番地 富士通株式会社内
 (74) 代理人 弁理士 山川 雅男
 審査官 岡 和久

(56) 参考文献 特開昭 62 - 88382 (J P, A)

(54) 【発明の名称】積層型圧電素子

1

【特許請求の範囲】

【請求項 1】複数の圧電セラミックス (1) と内部電極 (2) を外部電極 (3) の陽極 (31) と陰極 (32) の一方に交互に接続し、直列状に積層してなる積層型圧電素子において、素子表面 (11) にセラミック粒子 (42) と樹脂 (43) との混合材からなる絶縁層 (4) を密着形成してなることを特徴とする積層型圧電素子。

【請求項 2】前記絶縁層 (4) がセラミック粒子 (42) を混和した揮発性溶剤を吹き付けて形成される請求項 1 記載の積層型圧電素子。

【発明の詳細な説明】

【産業上の利用分野】

本発明は、高周波数で応答するアクチュエータとして用いられる積層型圧電素子に関する。

近年、プリンタの高速印字化に対応するため、印字ヘ

2

ッドのアクチュエータとして負荷電圧の変化により高速に応答することのできる積層型圧電素子が利用されている。しかし積層型圧電素子は、圧電セラミックスに存在するボアを起点として絶縁破壊が生じ、内部電極間がり一ヶし易く、十分な信頼性を得ることが難しい。

このような状況のもとで、絶縁破壊に対する耐性が高く、高信頼性を得ることのできる積層型圧電素子が求められている。

【従来の技術】

10 従来、積層型圧電素子は、複数の圧電セラミックスと内部電極とを交互に積層した積層体を所定の大きさに切断し、その両側面に露出した内部電極の端面に外部電極の陽極および陰極の一方を接続して、内部電極間に挿まれて圧電セラミックスを負荷するように形成されている。

【発明が解決しようとする課題】

しかし、従来の積層型圧電素子では、圧電セラミックの表面および内部において、多数のボアが成形時に発生し、存在しているため、高温度高湿度な利用環境では、空気中の水分が圧電セラミックス表面上のボアに補足されて付着することにより、ミクロな水の層を導電層として、内部電極間の絶縁が破壊され、電流がリークするため、適正な電圧を負荷することができず、十分な信頼性を得ることができないという欠点を有するものであった。

本発明は、以上の欠点を解消すべくなされたものであって、積層された内部電極間の絶縁破壊によるリークを防止して、高温度高湿度な環境下においても十分な信頼性が得られる積層型圧電素子の提供を目的とする。

【課題を解決するための手段】

本発明によれば上記目的は、複数の圧電セラミックス1と内部電極2を外部電極3の陽極31と陰極32の一方に交互に接続し、直列状に積層してなる積層型圧電素子において、素子表面11にセラミックス粒子42と樹脂43との混合材からなる絶縁層4を密着形成してなることを特徴とする積層型圧電素子を提供することにより達成される。

【作用】

上記構成に基づき、本発明においては、積層型圧電素子の素子表面11に絶縁層4を密着して形成することにより、素子表面11のボア12に空気中の水分が付着して絶縁破壊が生じるのを防止することができる。

また、絶縁層4をセラミックス粒子層41とすることにより微細なセラミックス粒子42がボア12に充填されるため、充填されない場合に比較して放熱効果が向上する。従って、高温度条件下においても、静電容量の変化が少なく、それに対応してリーク電流が押さえられるため信頼性が向上される。

さらに、セラミックス粒子層41を樹脂43とセラミックス粒子42との混合材とすることにより、セラミックス粒子42の密着強度を高め、浸漬等によって容易にセラミックス粒子層41を形成することができる。

また、セラミックス粒子層41をセラミックス粒子42と揮発性溶剤との混合材とすることによって、揮発性溶剤にセラミックス粒子を分散させ、素子表面11に吹き付けて、セラミックス粒子層41の形成を容易に行うことができ、かつ吹き付け力によってセラミックス粒子がより確実にボア12内に充填され、信頼性を高めることができる。

【実施例】

以下、本発明の望ましい実施例を添付図面に基づいて詳細に説明する。

第1図において示されるように、積層型圧電素子は、圧電セラミックス1を銀電極よりなる内部電極2で挟むようにして、積層されたものである。一つの圧電セラミックス1の厚さ、すなわち内部電極2,2間は110μm程度

に形成され、そして電圧を負荷することによって得られるストロークを大きくするために多層に積層されるもので、140層程度の積層によって、およそ15μm程度のストロークが得られ、プリンタヘッド等のアクチュエータとして利用される。

内部電極2は、積層された母材を所定の大きさに切断して積層型圧電素子を得ることにより、その端面21が素子表面11に露出している。そして、その露出した端面21の一側に外部電極3の陽極31および陰極32のいずれか一方を接続し、他方の側面は絶縁ガラス5によって他の外部電極3と絶縁され、積層される内部電極2はそれぞれ陽極31および陰極32に交互に接続され、直列状に積層されている。

そして、このようにして積層された積層型圧電素子の素子表面11には、絶縁層4が密着するように被覆されている。絶縁層4は第2図に示されるように、圧電セラミックス1の成形時に形成される微細な空隙、いわゆるボア12によって生じる素子表面11の凹凸面13に密着してボア12に充填されるようになっている。

そして絶縁層4は、ボア12に充填可能な微細な絶縁耐性の高いセラミックス粒子42（例えば窒化ホウ素のセラミックス粉末）にバインダーとなる樹脂43（例えばエポキシ樹脂）を混合したセラミックス粒子層41よりなり、セラミックス粒子42がボア12内に充填されて、ボア12に空気中の水分が付着するのを防止すると共に、セラミックス粒子42の絶縁性によって、ボア12の絶縁性をより高めている。

従って、高温度高湿度の環境下においてボア12に水分が付着してミクロな水の層が形成されることによる絶縁破壊を防止し、さらに窒化ホウ素等のセラミックス粒子42は、絶縁性とともに熱伝導率も高いため、圧電セラミックス1の加熱を防止し、温度上昇による絶縁性の劣化を防止することができる。

セラミックス粒子層41を素子表面11に密着状に形成するには、ボア12の径（5ないし10μm）よりも小さな粒径のセラミックス粒子42を溶融した樹脂43に混練した混合材に浸漬して、密着被覆しても良いし、またセラミックス粒子42を揮発性の溶剤に分散させた混合材を吹き付けて、その吹き付け力によってボア12の内部に充填させて、その吹き付け力によってボア12の内部に充填させることによってもよい。

第3図(a)および(b)は、本発明の実施例および従来例の積層型圧電素子に、温度40℃、湿度90%、負荷電圧120Vの条件下で連続通電し、通電時間とリーク電流の大きさを測定したグラフであり、第3図(a)に示される本発明の実施例においては、セラミックス粒子42として、下記の粒度分布を持つ窒化ホウ素により絶縁層4を形成したものである。

粒度分布

粒径(μm)	3	2	1.5	1	0.5	その他
--------	---	---	-----	---	-----	-----

割合(wt%)	15	33	27	11	9	5
---------	----	----	----	----	---	---

第3図(b)は絶縁層を素子表面に形成しない従来性の測定結果を示すものであり、従来例が約80時間の通電によって絶縁破壊が生じたのに対し、本発明の実施例では、150時間の通電によっても絶縁破壊を生じることがなかった。

【発明の効果】

以上の説明から明らかなように、本発明による積層型圧電素子によれば、高温度高湿度の環境下において空気中の水分を付着させて絶縁破壊を生じる大きな要因となっていた圧電セラミックスのボアを絶縁層で密着被覆することにより、水分の付着を防止して、絶縁破壊によるリークを生じることがなく、信頼性の高いアクチュエーターとして利要することができる。

さらに、絶縁層をセラミックス粒子層とすることにより、ボア部分の絶縁性および熱伝導率を高め、絶縁耐力の優れた圧電素子を形成することができ、高温度高湿度の環境下においても信頼性が低下することがない。

さらに、絶縁層はセラミックス粒子を樹脂に混合して密着強度を高めたり、揮発性溶剤と混合して吹き付けによって被覆することができるため、容易な加工によって

20
6
製造することができる。

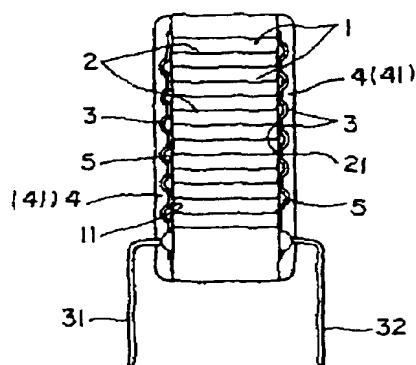
【図面の簡単な説明】

第1図は本発明の実施例を示す説明図、
第2図は絶縁層を示す説明図、

第3図(a)は本発明実施例における通電時間とリーク電流量の測定値を示すグラフ、
第3図(b)は従来例における通電時間とリーク電流量の測定値を示すグラフである。図において、

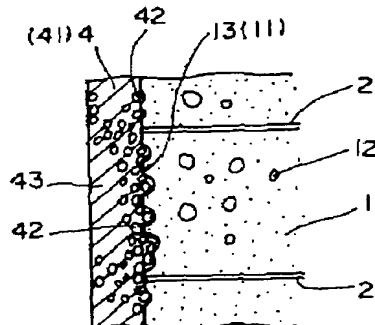
- 1は圧電セラミックス、
10
11は素子表面、
12はボア、
2は内部電極、
3は外部電極、
31は陽極、
32は陰極、
4は絶縁層、
41はセラミックス粒子層、
42はセラミックス粒子、
43は樹脂である。
20

【第1図】



本発明の実施例を示す説明図

【第2図】



絶縁層を示す説明図

【第3図】

